

PAT-NO: JP411271715A

DOCUMENT-IDENTIFIER: JP 11271715 A

TITLE: ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY  
DEVICE

PUBN-DATE: October 8, 1999

INVENTOR-INFORMATION:

NAME	COUNTRY
KANEDA, KIMIYAKI	N/A
KODA, SHUICHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOSHIBA ELECTRONIC ENGINEERING CORP	N/A
TOSHIBA CORP	N/A

APPL-NO: JP10078923

APPL-DATE: March 26, 1998

INT-CL (IPC): G02F001/133, G09G003/36

ABSTRACT:

PROBLEM TO BE SOLVED: To provide the active matrix type liquid crystal display device by which excellent display quality can be secured for a long period with relatively simple circuitry.

SOLUTION: This active matrix type liquid crystal display device 1 is equipped with a liquid crystal display panel including pixel electrodes 25 which are arranged in matrix, signal lines and scanning lines wired to the pixel electrodes 25 through thin film transistors 21, a counter electrode 43 which faces the pixel electrodes 25, and a liquid crystal layer arranged between the pixel electrodes 21 and counter electrode 43, a signal line driving circuit 71 which is connected to the signal lines, a scanning line driving circuit 81 which is connected to the signal lines, a counter electrode driving circuit 61 which supplies a counter voltage  $V_{com}$  to the counter electrode 43, and a detecting circuit 53 which detects operation abnormality or an end, and the device 1 makes a display, based upon a control signal and a data signal which are supplied from outside; and the scanning line driving circuit 81 turns on the thin film transistors 21 connected to all the scanning lines according to the output of the detecting circuit 53.

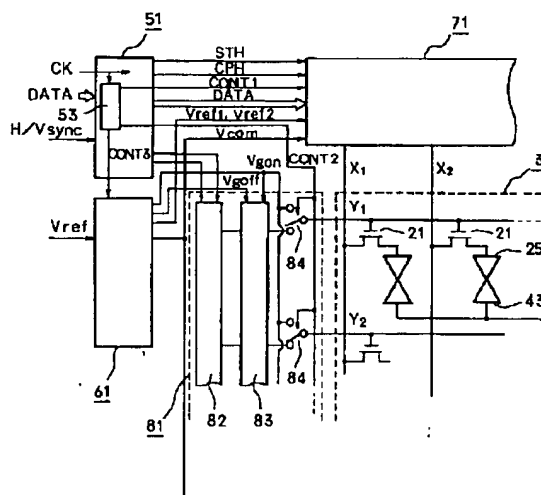
COPYRIGHT: (C)1999,JPO

(11)特許出願公開番号

(43)公開日 平成11年(1999)10月8日

G O 9 G 3/36

(74)代理人 弁理士 外川 英明



## 【特許請求の範囲】

【請求項1】マトリクス状に配置される複数の画素電極と、前記画素電極に薄膜トランジスタを介して配線される複数の本の信号線及び走査線と、前記画素電極に対向する対向電極と、前記画素電極と前記対向電極との間に配置される液晶層とを含む液晶表示パネルと、前記信号線に接続される信号線駆動回路と、前記走査線に接続される走査線駆動回路と、前記対向電極に対向電圧を供給する対向電極駆動回路と、動作異常又は終了を検出する検出回路とを備え、外部から供給される制御信号及びデータ信号に基づいて表示を行なうアクティブマトリクス型液晶表示装置において、前記走査線駆動回路は、前記検出回路の出力に基づいて全ての前記走査線に接続される前記薄膜トランジスタを導通状態と成すことを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】前記信号線駆動回路は、前記検出回路の出力に基づいて前記対向電極電圧を出力することを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項3】前記信号線駆動回路は、一対の基準電圧間に直列接続された抵抗素子群を含むデジタル・アナログ変換部を含み、前記一対の基準電圧を前記検出回路の出力に基づいて前記対向電極電圧に切換可能な切換回路部を含むことを特徴とする請求項2記載のアクティブマトリクス型液晶表示装置。

【請求項4】前記検出回路は、前記制御信号を検査することを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項5】マトリクス状に配置される複数の画素電極と、前記画素電極に薄膜トランジスタを介して配線される複数の本の信号線及び走査線と、前記画素電極に対向する対向電極と、前記画素電極と前記対向電極との間に配置される液晶層とを含む液晶表示パネルと、前記信号線に接続される信号線駆動回路と、前記走査線に接続される走査線駆動回路と、前記対向電極に対向電圧を供給する対向電極駆動回路と、動作異常又は終了を検出する検出回路とを備え、外部から供給される制御信号及びデータ信号に基づいて表示を行なうアクティブマトリクス型液晶表示装置において、前記信号線駆動回路は、前記検出回路の出力に基づいて全ての前記信号線に前記対向電極電圧を出力することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項6】前記検出回路は、前記制御信号を検査することを特徴とする請求項5記載のアクティブマトリクス型液晶表示装置。

【請求項7】前記信号線駆動回路は、一対の基準電圧間に直列接続された抵抗素子群を含むデジタル・アナログ変換部を含み、前記一対の基準電圧を前記検出回路の出力に基づいて前記対向電極電圧に切換可能な切換回

路部を含むことを特徴とする請求項5記載のアクティブマトリクス型液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、液晶表示装置に係り、特に各表示画素毎にスイッチ素子を備えたアクティブマトリクス型液晶表示装置の駆動回路構成に関する。

## 【0002】

【従来の技術】近年、液晶表示装置は、薄型、軽量に加え低消費電力であることから、各種分野で利用されるようになってきた。中でも、各表示画素毎にスイッチ素子が設けられたアクティブマトリクス型液晶表示装置は、隣接画素間でクロストークを最小に抑えることができるため、特に高精細な表示画像が要求される分野で使用されている。

【0003】例えば、このアクティブマトリクス型液晶表示装置は、アレイ基板と対向基板の間に、配向膜を介してツイスト・ネマチック(TN)型液晶が保持されて成る。

【0004】アレイ基板は、複数の本の信号線と複数の本の走査線とが互いに絶縁膜を介してマトリクス状に配線され、各交点近傍にスイッチ素子として薄膜トランジスタ(TFT)等のスイッチ素子を介して画素電極が配置されて成る。また、対向基板は、画素電極に対向する対向電極を含む。

【0005】このような液晶表示装置においては、液晶層に長期間にわたり直流電圧が印加され続けると、液晶層中の不所望な不純物等のイオン成分が一方の電極側に集中し、液晶層の劣化を促進する。このため、液晶表示装置においては、通常、一垂直走査期間毎に一対の電極間の電位差の方向を異ならしめて駆動することが行われている。

## 【0006】

【発明が解決しようとする課題】ところで、上述した液晶表示装置では、液晶層の劣化を防止するべく、表示終了時に、あるいはクロック停止時等の異常終了時に、信号線の電圧と対向電極の電圧とを互いにグラウンドレベルとした後に、電源をOFFすることが提案されている。しかしながら、このような構成にあつては、依然として液晶容量C<sub>l</sub>や補助容量C<sub>s</sub>には電荷が保持された状態にあり、このため液晶層には電源OFF後にも直流電圧が印加され続けることとなるため、液晶層の劣化を十分に防止するには至っていない。

【0007】また、上記したように信号線の電圧と対向電極の電圧とをそれぞれグラウンドレベルに設定するには、それぞれの駆動回路系の制御が必要となり、構成が複雑化するという不具合がある。

【0008】この発明は、上記した技術課題に対処して成されたもので、比較的簡単な回路構成により、長期間にわたり、良好な表示品位の確保が可能なアクティブマ

トリクス型液晶表示装置を提供することを目的としている。

【0009】

【課題を解決するための手段】請求項1に記載される発明は、マトリクス状に配置される複数の画素電極と、画素電極に薄膜トランジスタを介して配線される複数本の信号線及び走査線と、画素電極に対向する対向電極と、画素電極と対向電極との間に配置される液晶層とを含む液晶表示パネルと、信号線に接続される信号線駆動回路と、走査線に接続される走査線駆動回路と、対向電極に

対向電圧を供給する対向電極駆動回路と、動作異常又は終了を検出する検出回路とを備え、外部から供給される制御信号及びデータ信号に基づいて表示を行なうアクティブマトリクス型液晶表示装置において、走査線駆動回路は、検出回路の出力に基づいて全ての走査線に接続される薄膜トランジスタを導通状態と成すことを特徴とするアクティブマトリクス型液晶表示装置にある。

【0010】また、請求項5記載の発明は、マトリクス状に配置される複数の画素電極と、画素電極に薄膜トランジスタを介して配線される複数本の信号線及び走査線と、画素電極に対向する対向電極と、画素電極と前記対向電極との間に配置される液晶層とを含む液晶表示パネルと、信号線に接続される信号線駆動回路と、走査線に接続される走査線駆動回路と、対向電極に

対向電圧を供給する対向電極駆動回路と、動作異常又は終了を検出する検出回路とを備え、外部から供給される制御信号及びデータ信号に基づいて表示を行なうアクティブマトリクス型液晶表示装置において、信号線駆動回路は、前記検出回路の出力に基づいて全ての信号線に

対向電極電圧を出力するものである。

【0011】上記した構成によれば、比較的簡単な回路構成により、動作終了あるいは異常動作時に液晶層に印加される不所望な直流電圧を除去することができ、これによる長期間にわたり良好な表示品位を確保することができる。

【0012】

【発明の実施の形態】以下、本発明の一実施例のアクティブマトリクス型液晶表示装置について、図面を参照して詳細に説明する。この液晶表示装置1は、パーソナルコンピュータ(PC)用ディスプレイであって、図1に示すように、対角12.1インチ、XGA仕様の有効表示領域5を持つアクティブマトリクス型であり、バックライト7からの光源光を用いて表示する光透過型の液晶パネル3を含む。

【0013】この液晶パネル3は、アレイ基板11と対向基板41との間に、図示しないが、配向膜を介して約5ミクロンの厚さのツイスト・ネマチック(TN)型液晶が保持され、それぞれ外表面には偏光板が貼り付けられて構成されている。

【0014】アレイ基板11は、ガラス基板上に配置さ

れる768本のモリブデン・タングステン(MoW)合金からなる走査線 $Y_j$  ( $j=1, 2, \dots, 768$ )と、後述するTFT21のゲート絶縁膜13を兼ねる窒化シリコン膜(SiNx)を介して直交する1024×3本のアルミニウムから成る信号線 $X_i$  ( $i=1, 2, \dots, 1024 \times 3$ )とを含む。そして、走査線 $Y_j$ と信号線 $X_i$ との交差部近傍には、走査線 $Y_j$ から導出されたゲート電極15、信号線 $X_i$ から導出されたドレイン電極18、活性層として非晶質シリコン(a-Si)膜を備えた逆スタガ構造のTFT21が配置されている。このTFT21のソース電極19は透明電極から成る画素電極25に電気的に接続されている。この画素電極25は、前段の走査線 $Y_j$ にゲート絶縁膜を兼ねる窒化シリコン膜(SiNx)を介して積層配置され、画素電極25と前段の走査線 $Y_j-1$ との間で補助容量Csが形成される。尚、この補助容量Csは、走査線 $Y_j$ と画素電極25とを直接積層配置する必要はなく、例えば他の金属材料と電気的に接続して互いに重畳するようにしても構わない。例えば、画素電極25に信号線 $X_i$ 形成と同一工程で走査線 $Y_j$ に対向する電極を形成しても構わない。

【0015】この例では、走査線 $Y_j$ としてモリブデン・タングステン(MoW)合金の他に、低抵抗材料としてアルミニウム、アルミニウムと希土類元素との合金、銅あるいはその合金等が使用可能である。

【0016】対向基板41は、ガラス基板上に、図示しないが透明電極から成る対向電極を含み、ガラス基板40と対向電極との間には、遮光膜、カラーフィルタ等が配置される。

【0017】この液晶パネル3の信号線 $X_i$ のそれぞれは、アレイ基板11の一端側に引き出され、それぞれ信号線 $X_i$ に映像信号電圧 $V_{Xi}$ を供給する信号線駆動回路71に、走査線 $Y_j$ のそれぞれもアレイ基板11の他の一端側に引き出され、走査パルス $V_{Yj}$ を供給する走査線駆動回路81に接続されている。また、液晶パネル3の対向電極43(図2参照)は対向電極駆動回路を兼ねる電圧変換手段61に接続される。

【0018】信号線駆動回路71、走査線駆動回路81はそれぞれ図2に示す液晶コントローラ51によって制御され、またPCから供給される3Vの基準電圧 $V_{ref}$ を所定の電圧に変換する電圧変換手段61に基づいて動作する。

【0019】液晶コントローラ51は、図2に示すように、PC側から供給される同期信号 $H/V_{sync}$ 、基準クロック信号CKに基づき、水平クロック信号CPH、水平スタート信号STH、垂直クロック信号CPV、垂直スタート信号STV等を生じ、またPC側から供給される基準クロックCKを監視する監視回路53を含む。液晶コントローラ51は、監視回路53により基準クロック信号CKの有無を監視し、基準クロック信号CKが正常でない場合はハイレベルの第1及び第2制

御信号CONT1、CONT2及び所定期間経過後にローレベルの第3制御信号CONT3を出力する。

【0020】電圧変換手段61は、信号線駆動回路71にデジタル・アナログ変換用の2種類の電圧Vref1、Vref2を供給し、また走査線駆動回路81に走査パルスVYjのハイレベルに対応する電圧Vgon及びローレベルに対応する電圧Vgoffをそれぞれ供給する。また、電圧変換手段61は、対向電極43及び信号線駆動回路71にそれぞれ対向電極電圧Vcomを供給する。そして、液晶コントローラ51からの第3制御信号CONT3に対応して上記各種電圧の供給を停止するよう構成されている。

【0021】次に、図2乃至3を参照して信号線駆動回路71について説明する。この信号線駆動回路71は、液晶コントローラ51から水平クロック信号CPH、水平スタート信号STHを受け、シフトレジスタ72は水平スタート信号STHを水平クロック信号CPHに基づいて順次転送出力する。このシフトレジスタ72からの出力に基づいて、デジタル・アナログ・変換回路(DAC)73はデジタル画像データDATAを各水平走査期間にわたり順次アナログの映像信号電圧VXiに変換し、ラッチ回路は一水平走査期間にわたり各映像信号電圧VXiを維持する。

【0022】更に詳しくは、DAC73は、電圧Vref1、Vref2間に階調数に対応する複数の抵抗が直列配置された階調電圧生成部74、入力されたデジタル画像データDATAに基づいて対応する階調電圧を映像信号電圧VXiとして選択する階調電圧選択部75、更に制御信号CONT1に対応して、基準クロック信号CKに異常が生じた場合、電圧Vref1、Vref2のそれぞれを対向電極電圧Vcomに切り換える一対のスイッチ素子76a、76bを備える。

【0023】次に、図2を参照して走査線駆動回路81について説明する。この走査線駆動回路81は、液晶コントローラ51から垂直クロック信号CPV、垂直スタート信号STVを受け、シフトレジスタ82は垂直スタート信号STVを垂直クロック信号CPVに基づいて順次転送出力する。このシフトレジスタ72出力はバッファ83を介して出力される。又、バッファ83の出力は、それぞれスイッチ素子84を介して各走査線Yjに接続されており、第2制御信号CONT2がハイレベルに維持されると、上記のスイッチ素子84は走査パルスVYjのハイレベルに対応する電圧Vgonを選択する。

【0024】次に、上述した液晶表示装置1の動作について、以下に説明する。まず、PC側からの基準クロック信号CKの受信が、本体の電源OFFあるいは異常事態により停止した場合、動作途中であっても、液晶コントローラ51はこれを検出し、第1及び第2制御信号CONT1、CONT2を出力する。

【0025】この第1制御信号CONT1に基づき、一対のスイッチ素子76a、76bは、信号線駆動回路71のDAC73に入力される電圧Vref1、Vref2のそれぞれを対向電極電圧Vcomに切り換える。これにより、信号線駆動回路71に入力される画像データDATAが如何なる信号であっても、信号線駆動回路71からそれぞれの信号線Xiには対向電極電圧Vcomが出力される。

【0026】また、第1制御信号CONT1に基づき、スイッチ素子84は、全走査線Yjの出力を走査パルスVYjのハイレベルに対応する電圧Vgonを選択し、これにより全走査線Yjに接続されるTFT21は導通状態に設定される。

【0027】従って、全ての画素電極25には、対向電極電圧Vcomが書込まれ、画素電極25と対向電極43との間の電位差は零となり、液晶層に直流電圧が印加されることがない。

【0028】そして、所定期間経過後、液晶コントローラ51から出力される制御信号CONT3に基づいて、電圧変換手段61からの各種電圧の出力が禁止され、動作が終了する。

【0029】以上説明したように、この実施例の液晶表示装置1によれば、正常あるいは異常終了時のいずれであっても、液晶層に直流電圧が印加されることが防止され、これにより長期間にわたり、良好な表示品位の確保が可能となる。

【0030】特に、上記したように、異常検出時に、信号線駆動回路に如何なるデータが入力されていても、複数の抵抗が直列配置された階調電圧生成部74からの出力のいずれもが対向電極電圧Vcomとなるため、信号線には対向電極電圧Vcomが出力される。しかも、このように構成すれば、対向電極駆動回路に個別の電圧出力を求める必要もなく、回路構成を簡略化できる。

【0031】この実施例では、入力される基準クロック信号CKを監視し、動作異常、あるいは動作の終了を認識するものとしたが、他の入力信号を監視するものであってもかまわない。また、外部からのノイズ等の影響により液晶コントローラから出力される信号が異常となる場合もある。このため、外部ノイズの影響を受けやすい水平クロック信号CPH等の液晶コントローラから出力される信号を監視するように構成しても良い。

【0032】上記した実施例では、駆動回路をアレイ基板外に配置したが、半導体層として多結晶シリコン膜あるいは単結晶シリコン膜等を用いることによりアレイ基板上に一体的に形成することもできる。

【0033】また、液晶層としては、TN型液晶の他にも強誘電性液晶、ゲストホスト液晶等、各種液晶材料が使用可能であることは言うまでもない。また、アレイ基板上に画素電極及びこれに平面的に対向する対向電極を形成し、これら電極間の横方向電界を用いて表示動作を

行なう表示装置であってもかまわない。

【0034】

【発明の効果】本発明のアクティブマトリクス型表示装置によれば、液晶層に長期間にわたり直流電圧が印加されることが防止され、これにより液晶層の劣化が軽減でき、長期間、良好な表示品位の確保が可能となる。

【図面の簡単な説明】

【図1】図1は、この発明の一実施例の液晶表示装置の概略斜視図である。

【図2】図2は、図1の液晶表示装置の概略構成図であ

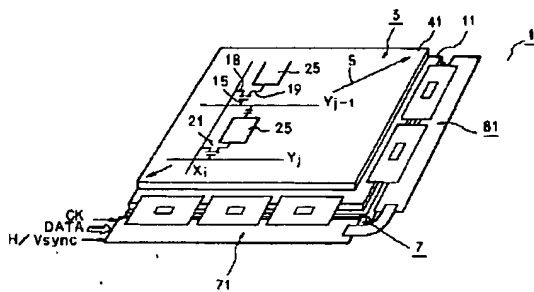
る。

【図3】図3は、図1の信号線駆動回路の概略構成図である。

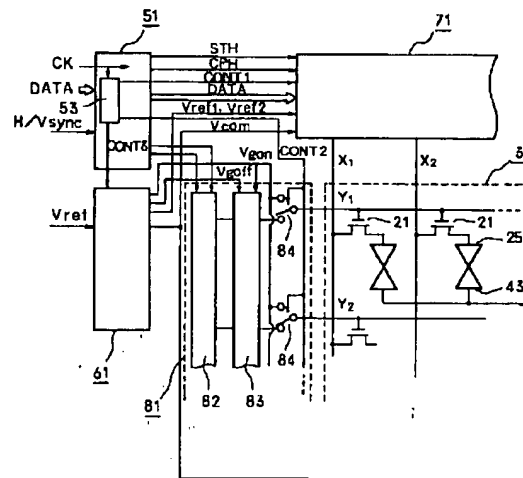
【符号の説明】

- 1…液晶表示装置
- 3…液晶パネル
- 51…液晶コントローラ
- 61…電圧発生手段
- 71…信号線駆動回路
- 81…走査線駆動回路

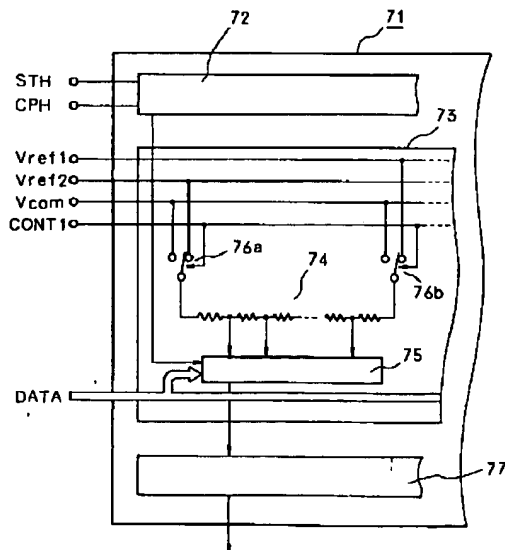
【図1】



【図2】



【図3】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**